

Г. В. Хаханова, І. В. Хаханова, В. І. Обрізан, О. Ю. Шевченко, Г. К. Кулак

Харківський національний університет радіоелектроніки, Харків, Україна

## СИНТЕЗ ДЕДУКТИВНИХ ФОРМУЛ ДЛЯ ЛОГІЧНИХ ПРИМИТИВІВ

**Анотація. Актуальність.** Дедуктивний аналіз цифрових систем і компонентів є найбільш ефективним інструментом синтезу тестів, оцінки їх якості та діагностики несправностей в режимі реального часу. Суть дедуктивного моделювання полягає у використанні синтезованих цифрових підсхем, які є необхідним апаратним доповненням до початкового функціоналу, призначеним для транспортування вхідних списків несправностей на зовнішні виходи. Підсхеми, реалізовані програмно або апаратно, в кілька разів перевищують корисний функціонал. Тому ефективність використання дедуктивного аналізу слід розглядати з позицій підвищення продуктивності, зниження витрат на обладнання і інтегрального часу на проектування цифрової системи і вихід на ринок електронних технологій. **Метою** дослідження є скорочення часу на моделювання несправностей логічних схем на основі синтезу дедуктивних функцій. **Об'єкт дослідження** – моделювання несправностей в цифрових системах та компонентах. **Предметом дослідження** є дедуктивний аналіз цифрових систем і компонентів. **Результати.** У ході дослідження проаналізовано основні проблеми, що супроводжують сучасне моделювання несправностей. Розглянуто тенденції новітніх методів моделювання. З метою побудови секвенсора моделювання дефектів, що є інваріантним до вхідних тестових наборів, синтезовано дедуктивні формули транспортування вхідних списків несправностей на зовнішні виходи для Х-функцій від скінченної кількості змінних. Запропоновано структуру дедуктивного симулятора логічних Х-функцій. Проаналізовано переваги дедуктивного симулятора логічних Х-функцій.

**Ключові слова:** modeling, simulation, несправність, дедуктивне моделювання, Fault Simulation, векторна логіка, комбінаційна логічна схема, верифікація, тестування.

### Вступ

Інтерес до моделювання несправностей визначається безперервними проблемами ринку електроніки, пов'язаними з дефектами технічних виробів різного призначення: обчислювальної техніки, транспорту, медицини, будівництва, космонавтики, озброєння, енергетики. Загальну картину цієї області можна представити взаємодією моделей, методів і дефектів [1-3]. Різноманіття складових в області моделювання несправностей досконально вивчено вченими за останні 60 років, що знайшло відображення в численних публікаціях [4-6]. Окремі статті останніх років присвячені створенню нових моделей і методів моделювання, які є наслідком появи нових обчислювальних апаратних рішень і технологій, оснащених штучним інтелектом, хмарними сервісами і квантовими структурами даних. Поліпшення покриття несправностей за допомогою наборів тестів на реальні дефекти є важливою проблемою в області HBIC [7-9]. Якість моделі несправностей фактично впливає на валідність тестових послідовностей. Модель SAF (Constant Faults) довгий час відіграла провідну роль у цифрових схемах, але дослідження показують, що існує багато інших дефектів, які не можуть бути покриті підмножиною SAF. У зв'язку з цим в останні роки постійно пропонуються нові моделі несправностей (затримки, короткі замикання, розриви, функціональні несправності IDDQ), методи моделювання та алгоритми для нанометрових цифрових виробів.

**Метою** дослідження є скорочення часу на моделювання несправностей логічних схем на основі синтезу дедуктивних функцій.

### Основна частина

Розглянемо дедуктивні функції для паралельного моделювання списків несправностей при вичерпному тесті для функціональних елементів І, АБО,

ІІ. У загальному випадку генератор дедуктивних функцій можна подати як секвенсор (рис. 1).

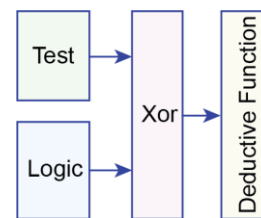


Рис. 1. Секвенсор для синтезу дедуктивних функцій

Дедуктивний перетворювач для функції AND можна отримати так:

$$\begin{aligned}
 L[T = (00,01,10,11), F = (X_1 \wedge X_2)] &= \\
 &= L\{(\bar{x}_1 \bar{x}_2 \vee \bar{x}_1 x_2 \vee x_1 \bar{x}_2 \vee x_1 x_2) \wedge \\
 &\wedge [(X_1 \oplus T_{t1} \wedge X_2 \oplus T_{t2}) \oplus T_{t3}]\} = \\
 &= (\bar{x}_1 \bar{x}_2)\{[(X_1 \oplus 0) \wedge (X_2 \oplus 0)] \oplus 0\} \vee \\
 &\vee (\bar{x}_1 x_2)\{[(X_1 \oplus 0) \wedge (X_2 \oplus 1)] \oplus 0\} \vee \\
 &\vee (x_1 \bar{x}_2)\{[(X_1 \oplus 1) \wedge (X_2 \oplus 0)] \oplus 0\} \vee \\
 &\vee (x_1 x_2)\{[(X_1 \oplus 1) \wedge (X_2 \oplus 1)] \oplus 1\} = \\
 &= (\bar{x}_1 \bar{x}_2)(X_1 \wedge X_2) \vee (\bar{x}_1 x_2)(X_1 \wedge \bar{X}_2) \vee \\
 &\vee (x_1 \bar{x}_2)(\bar{X}_1 \wedge X_2) \vee (x_1 x_2)(X_1 \wedge X_2).
 \end{aligned}$$

Обчислення для функції OR виконуються аналогічним чином:

$$\begin{aligned}
 L[T = (00,01,10,11), F = (X_1 \vee X_2)] &= \\
 &= L\{(\bar{x}_1 \bar{x}_2 \vee \bar{x}_1 x_2 \vee x_1 \bar{x}_2 \vee x_1 x_2) \wedge \\
 &\wedge [(X_1 \oplus T_{t1} \vee X_2 \oplus T_{t2}) \oplus T_{t3}]\} = \\
 &= (\bar{x}_1 \bar{x}_2)\{[(X_1 \oplus 0) \vee (X_2 \oplus 0)] \oplus 0\} \vee \\
 &\vee (\bar{x}_1 x_2)\{[(X_1 \oplus 0) \vee (X_2 \oplus 1)] \oplus 1\} \vee \\
 &\vee (x_1 \bar{x}_2)\{[(X_1 \oplus 1) \vee (X_2 \oplus 0)] \oplus 1\} \vee \\
 &\vee (x_1 x_2)\{[(X_1 \oplus 1) \vee (X_2 \oplus 1)] \oplus 1\} = \\
 &= (\bar{x}_1 \bar{x}_2)(X_1 \vee X_2) \vee (\bar{x}_1 x_2)(\bar{X}_1 \wedge X_2) \vee \\
 &\vee (x_1 \bar{x}_2)(X_1 \wedge \bar{X}_2) \vee (x_1 x_2)(X_1 \wedge X_2),
 \end{aligned}$$

де  $T_t = (T_{t1}, T_{t2}, T_{t3})$ ,  $t = \overline{1,4}$  – тест-вектор від трьох координат, де остання з них визначає стан виходу двовходового елемента AND (OR),  $L$  – вихідний список несправностей,  $X$  – список несправностей на

конкретному вході примітиву,  $x = \{0,1\}$  – логічне значення на вході примітиву.

Наведена нижче аналітична процедура визначає дедуктивну формулу для транспортування списків несправностей через інвертор. Тут  $T_t = (T_{t1}, T_{t2})$ ,  $t = \overline{1,2}$  – тест-вектор двох координат, де друга – стан виведення примітиву:

$$\begin{aligned} L[T = (0,1), F = \bar{X}_1] &= L\{(\bar{x}_1 \vee x_1)[(\bar{X}_1 \oplus T_{t1}) \oplus T_{t2}]\} = \\ &= \bar{x}_1[(\bar{X}_1 \oplus 0) \oplus 1] \vee x_1[(\bar{X}_1 \oplus 1) \oplus 0] = \\ &= \bar{x}_1 \bar{X}_1 \vee x_1 \bar{X}_1 = \bar{x}_1 X_1 \vee x_1 X_1. \end{aligned}$$

Отриманий результат свідчить про інваріантність інверсії до вхідного набору для транспортування дефектів, що трансформуються в ретранслятор. Тому ця функція не відображається на виходах дедуктивних елементів. Для двухвходових AND, OR елементів спільна апаратна реалізація дедуктивних функцій подана в вичерпному тесті універсальною схемою дедуктивно-паралельного аналізу несправностей (рис. 2), де  $(x_1, x_2)$  – вхідні булеві змінні,  $(X_1, X_2)$  – регістрові змінні для зберігання списків відмов у вигляді векторів,  $V$  – змінна для вибору типу справної функції (AND, OR),  $Y$  – вихідна регістрова змінна, де якій накопичуються транспортовані дефекти.

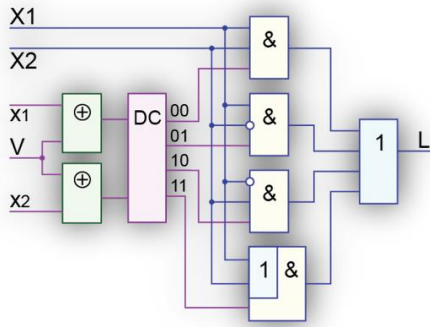


Рис. 2. Симулятор несправностей примітивів

Стани двійкових входів  $x_1, x_2$  і змінна вибору елемента визначають одну з чотирьох дедуктивних функцій для отримання вектора  $Y$  перевірюваних несправностей схеми.

Синтез дедуктивної моделі логічної функції XOR, що має унікальну властивість транспортувати вхідні списки несправностей, на всіх вхідних тестових послідовностях виконується наступним чином:

$$\begin{aligned} L[T = (00,01,10,11), F = X_1 \oplus X_2 = (X_1 \bar{X}_2 \vee \bar{X}_1 X_2)] &= \\ &= L\{(\bar{x}_1 \bar{x}_2 \vee \bar{x}_1 x_2 \vee x_1 \bar{x}_2 \vee x_1 x_2) \wedge [(\bar{X}_1 \oplus T_{t1})(\bar{X}_2 \oplus T_{t2}) \vee \\ &\quad \vee (\bar{X}_1 \oplus T_{t1})(\bar{X}_2 \oplus T_{t2})] \oplus T_{t3}\}: \\ L(T_0 = 00) &= (\bar{x}_1 \bar{x}_2) \wedge [(\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 0) \vee \\ &\quad \vee (\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 0)] \oplus 0] = (\bar{x}_1 \bar{x}_2) \wedge [(\bar{X}_1 \bar{X}_2 \vee \bar{X}_1 X_2)]; \\ L(T_1 = 01) &= (\bar{x}_1 x_2) \wedge [(\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 1) \vee \\ &\quad \vee (\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 1)] \oplus 1] = \\ &= (\bar{x}_1 x_2) \wedge [(\bar{X}_1 X_2) \vee (\bar{X}_1 \bar{X}_2)] \oplus 1] = \\ &= (\bar{x}_1 x_2) \wedge [(\bar{X}_1 \vee \bar{X}_2) \wedge (X_1 \vee X_2)] = (\bar{x}_1 x_2) \wedge (X_1 \bar{X}_2 \vee \bar{X}_1 X_2); \\ L(T_2 = 10) &= (x_1 \bar{x}_2) \wedge [(\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 0) \vee \\ &\quad \vee (\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 0)] \oplus 1] = \\ &= (x_1 \bar{x}_2) \wedge [(\bar{X}_1 \bar{X}_2) \vee (X_1 X_2)] \oplus 1] = \\ &= (x_1 \bar{x}_2) \wedge [(\bar{X}_1 \vee X_2) \wedge (\bar{X}_1 \vee \bar{X}_2)] = (x_1 \bar{x}_2) \wedge (X_1 \bar{X}_2 \vee \bar{X}_1 X_2); \\ L(T_3 = 11) &= (x_1 x_2) \wedge [(\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 1) \vee \\ &\quad \vee (\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 1)] \oplus 0] = \\ &= (x_1 x_2) \wedge [(\bar{X}_1 X_2) \vee (X_1 \bar{X}_2)] \oplus 0] = \\ &= (x_1 x_2) \wedge (X_1 \bar{X}_2 \vee \bar{X}_1 X_2). \end{aligned}$$

Синтез показав однаковий вигляд всіх дедуктивних формул на чотирьох вхідних тестових множинах. Можна зробити висновок про інваріантність XOR-функції до вхідних тестових множин, тобто будь-яке вхідне слово має одну єдину дедуктивну формулу

$$\begin{aligned} L(\text{xor}) &= (\bar{x}_1 \bar{x}_2 \vee \bar{x}_1 x_2 \vee x_1 \bar{x}_2 \vee x_1 x_2) \wedge [(X_1 \bar{X}_2 \vee \bar{X}_1 X_2) = \\ &= (xx) \wedge [(X_1 \bar{X}_2 \vee \bar{X}_1 X_2)]. \end{aligned}$$

За допомогою функції "виключне OR" завжди можна об'єднати списки вхідних несправностей на виході елемента XOR, окрім випадку, коли списки є ідентичними. У цьому випадку на виході логічного елемента хог не буде перевірятися жодна несправність. Нижче наведено синтез дедуктивної формули для еквівалентності, що також має єдину універсальну дедуктивну формулу для всіх вхідних тестових впливів:

$$\begin{aligned} L[T = (00,01,10,11), F = X_1 \equiv X_2 = X_1 X_2 \vee \bar{X}_1 \bar{X}_2] &= \\ &= L\{(\bar{x}_1 \bar{x}_2 \vee \bar{x}_1 x_2 \vee x_1 \bar{x}_2 \vee x_1 x_2) \wedge [(\bar{X}_1 \oplus T_{t1})(\bar{X}_2 \oplus T_{t2}) \vee \\ &\quad \vee (\bar{X}_1 \oplus T_{t1})(\bar{X}_2 \oplus T_{t2})] \oplus T_{t3}\}: \\ L(T_0 = 00) &= (\bar{x}_1 \bar{x}_2) \wedge [(\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 0) \vee \\ &\quad \vee (\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 0)] \oplus 1] = \\ &= (\bar{x}_1 \bar{x}_2) \wedge [(\bar{X}_1 \bar{X}_2) \vee (\bar{X}_1 X_2)] \oplus 1] = \\ &= (\bar{x}_1 \bar{x}_2) \wedge [(\bar{X}_1 \bar{X}_2 \vee \bar{X}_1 X_2)]; \\ L(T_1 = 01) &= (\bar{x}_1 x_2) \wedge [(\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 1) \vee \\ &\quad \vee (\bar{X}_1 \oplus 0)(\bar{X}_2 \oplus 1) \oplus 0] = \\ &= (\bar{x}_1 x_2) \wedge [(\bar{X}_1 \bar{X}_2) \vee (\bar{X}_1 X_2)] \oplus 0] = \\ &= (\bar{x}_1 x_2) \wedge (X_1 \bar{X}_2 \vee \bar{X}_1 X_2); \\ L(T_2 = 10) &= (x_1 \bar{x}_2) \wedge [(\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 0) \vee \\ &\quad \vee (\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 0)] \oplus 0] = \\ &= (x_1 \bar{x}_2) \wedge [(\bar{X}_1 \bar{X}_2) \vee (X_1 \bar{X}_2)] \oplus 0] = \\ &= (x_1 \bar{x}_2) \wedge (X_1 \bar{X}_2 \vee \bar{X}_1 X_2); \\ L(T_3 = 11) &= (x_1 x_2) \wedge [(\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 1) \vee \\ &\quad \vee (\bar{X}_1 \oplus 1)(\bar{X}_2 \oplus 1) \oplus 1] = \\ &= (x_1 x_2) \wedge [(\bar{X}_1 \bar{X}_2) \vee (X_1 X_2) \oplus 1] = (x_1 x_2) \wedge (X_1 \bar{X}_2 \vee \bar{X}_1 X_2). \end{aligned}$$

Таким чином, функції еквівалентності (NOT-XOR) також властива унікальна здатність транспортувати вхідні списки несправностей, які не залежать від вхідного впливу, на вихід логічної функції:

$$\begin{aligned} L(\text{not - xor}) &= (\bar{x}_1 \bar{x}_2 \vee \bar{x}_1 x_2 \vee x_1 \bar{x}_2 \vee x_1 x_2) \wedge [(X_1 \bar{X}_2 \vee \bar{X}_1 X_2)] = \\ &= (xx) \wedge [(X_1 \bar{X}_2 \vee \bar{X}_1 X_2)]. \end{aligned}$$

Показано, що дедуктивні формули для двох різних логічних функцій XOR і NOT-XOR ідентичні між собою. Суттєвим є висновок про те, що будь-який тестовий вплив для цифрового пристрою, який складається з цих логічних вентилів, перевіряє 50% одиничних константних несправностей, що є інверсними до справного стану вхідних ліній. Для перевірки наявності усіх несправностей вхідної лінії, слід подати на схему лише два взаємно обернені тестові набори. Слід виконати порівняння трьох форм опису логічних функцій: таблиці істинності (ТТ – Truth Table) – табл. 1, диз'юнктивна нормальна форма (DF – Disjunctive Form), кубітний вектор або Q-покриття (QC – Qubit Coverage):

$$\begin{aligned} Y(\text{DF}) &= Y(\text{DF}) = \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3; \\ Y(\text{QC}) &= 01101001. \end{aligned}$$

Кубітне покриття – це вектор станів виводу логічної функції, впорядкованих за зростанням двійкових адрес або вхідних множин таблиці істинності. Q-покриття – це явна і найбільш компактна форма опису поведінки логічної функції, яка має такі переваги перед табличною і аналітичною формами:

Таблиця 1 – Таблиця істинності TT

|         | X <sub>1</sub> | X <sub>2</sub> | X <sub>3</sub> | Y |
|---------|----------------|----------------|----------------|---|
|         | 0              | 0              | 0              | 0 |
|         | 0              | 0              | 1              | 1 |
|         | 0              | 1              | 0              | 1 |
| Y(TT) = | 0              | 1              | 1              | 0 |
|         | 1              | 0              | 0              | 1 |
|         | 1              | 0              | 1              | 0 |
|         | 1              | 1              | 0              | 0 |
|         | 1              | 1              | 1              | 1 |

1) Q-вектор вимагає в n разів менше пам'яті для зберігання даних в порівнянні з таблицею істинності;

2) Q-вектор не вимагає  $n^2$  складних обчислювальних процедур, необхідних для визначення вихідного стану логічної функції за диз'юнктивною нормальною формою;

3) Характеристичне рівняння для аналізу кубітного покриття містить тільки адресні операції читання-запису:  $M_i = Q_i[M(X_i)]$ , що мають високий паралелізм та лінійну обчислювальну складність.

З урахуванням викладеного вище щодо переваг кубітних покриттів, пропонується синтез дедуктивної формули для більш складної логічної схеми, що представляє собою функцію хог з трьох змінних, що має кубітне покриття: (01101001). Для аналітичного виразу зазначеної функції

$$f(Q = 01101001) = \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3$$

нижче наведена побудова дедуктивної формули для транспортування списків вхідних несправностей на зовнішній вихід:

$$\begin{aligned} L(T_0 = 000) &= (\bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3); \\ L(T_1 = 001) &= (\bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee X_1 \bar{X}_2 X_3 \vee X_1 X_2 \bar{X}_3) \oplus 1 = \\ &= (\bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee X_1 \bar{X}_2 X_3 \vee X_1 X_2 \bar{X}_3) = \\ &= (\bar{X}_1 \bar{X}_2 \bar{X}_3 \wedge \bar{X}_1 X_2 X_3 \wedge X_1 \bar{X}_2 X_3 \wedge X_1 X_2 \bar{X}_3) = \\ &= (X_1 \vee X_2 \vee X_3)(X_1 \vee \bar{X}_2 \vee \bar{X}_3)(\bar{X}_1 \vee X_2 \vee \bar{X}_3)(\bar{X}_1 \vee \bar{X}_2 \vee X_3) = \\ &= (X_1 \vee X_2 \bar{X}_3 \vee \bar{X}_2 X_3) \wedge (\bar{X}_1 \vee X_2 X_3 \vee \bar{X}_2 \bar{X}_3) = \\ &= \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3. \end{aligned}$$

На всіх інших тестових наборах (010, 011, 100, 101, 110, 111) логічна X-функція

$$f = \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3$$

має аналогічний вираз дедуктивної формули, що дорівнює вихідній X-функції. Таким чином, функція X, що задається кубітним покриттям (01101001) на всіх тестових наборах, має дедуктивну формулу для транспортування вхідних списків несправностей, яка дорівнює вихідній функції:

$$\begin{aligned} L(T = xxx) &= f(X_1, X_2, X_3) = \\ &= (\bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3). \end{aligned}$$

Для доведення повноти дослідження наводиться побудова дедуктивної формули для транспортування списків вхідних несправностей для другої X-функції з трьох змінних:

$$\begin{aligned} f(Q = 10010110) &= \bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee X_1 \bar{X}_2 X_3 \vee X_1 X_2 \bar{X}_3; \\ L(T_0 = 000) &= (\bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee X_1 \bar{X}_2 X_3 \vee X_1 X_2 \bar{X}_3) \oplus 1 = \\ &= (\bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee X_1 \bar{X}_2 X_3 \vee X_1 X_2 \bar{X}_3) = \\ &= \bar{X}_1 \bar{X}_2 \bar{X}_3 \wedge \bar{X}_1 X_2 X_3 \wedge X_1 \bar{X}_2 X_3 \wedge X_1 X_2 \bar{X}_3 \wedge \\ &\wedge (X_1 \vee X_2 \vee X_3) \wedge (X_1 \vee \bar{X}_2 \vee \bar{X}_3) \wedge (\bar{X}_1 \vee X_2 \vee \bar{X}_3) \wedge (\bar{X}_1 \vee \bar{X}_2 \vee X_3) = \\ &= (X_1 \vee X_2 \bar{X}_3 \vee \bar{X}_2 X_3) \wedge (\bar{X}_1 \vee X_2 X_3 \vee \bar{X}_2 \bar{X}_3) = \\ &= \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3; \\ L(T_1 = 001) &= (\bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee X_1 \bar{X}_2 X_3 \vee X_1 X_2 \bar{X}_3) \oplus 0 = \\ &= (\bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee X_1 \bar{X}_2 X_3 \vee X_1 X_2 \bar{X}_3); \\ L(T = xxx) &= \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3. \end{aligned}$$

Виявилось, що обидві X-функції (01101001, 10010110) з трьох змінних мають однаковий дедуктивний вираз для транспортування вхідних списків несправностей на вихід функції, інваріантний до вхідних тестових наборів і рівний ДДНФ функції, що має кубітне покриття (01101001):

$$\begin{aligned} L(T = xxx, Q = 01101001 \vee 10010110) &= \\ &= \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3. \end{aligned}$$

Істотним є факт, що X-функція n змінних, яка ототожнюється з хог-примітивом, є єдиною, де логічна і дедуктивна функції рівні між собою на будь-якому вхідному двійковому наборі. Зокрема, для трьох змінних рівняння виглядає наступним чином:

$$\begin{aligned} f(01101001) &= L(01101001) = \\ &= \bar{X}_1 \bar{X}_2 X_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 \bar{X}_2 \bar{X}_3 \vee X_1 X_2 X_3 = X_1 \oplus X_2 \oplus X_3. \end{aligned}$$

Структура моделювання справної поведінки і дедуктивного моделювання несправностей X-функції на основі використання регістрових операцій подана на рис. 3.

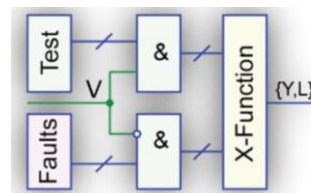


Рис. 3. Дедуктивний симулятор X-функцій

## Висновки

З метою побудови секвенсора моделювання дефектів, що є інваріантним до вхідних тестових наборів, синтезовано дедуктивні формули транспортування вхідних списків несправностей на зовнішні виходи для X-функцій від скінченної кількості змінних. Запропоновано структуру дедуктивного симулятора логічних X-функцій, який має наступні переваги:

1) відсутність традиційної апаратної надмірності для дедуктивного моделювання несправностей X функцій, тоді як будь-які інші логічні функції вимагають у 8-10 разів збільшення апаратної частини;

2) використання для обробки вхідних впливів двох автоматних тактів, які орієнтовані на справне моделювання і дедуктивний аналіз несправностей відповідно;

3) використання паралельних логічних операцій для ефективного транспортування вхідних списків несправностей.

## СПИСОК ЛІТЕРАТУРИ

1. Hahanov, V., Gharibi, W., Chumachenko, S., and Litvinova E. (V2024), "Vector Synthesis of Fault Testing Map For Logic", *IAES International Journal of Robotics and Automation*, vol. 13, no. 3, pp. 293-306, doi [10.11591/ijra.v13i3.pp293-306](https://doi.org/10.11591/ijra.v13i3.pp293-306).

2. Gharibi W. Vector-logic computing for faults-as-address deductive simulation IAES International Journal of Robotics and Automation. – 2023. – Т. 12. – №. 3. – С. 274-288. DOI: 10.11591/ijra.v12i3.pp274-288
3. Хаханов В.І. Дедуктивний аналіз та діагностування логічних Х-функцій / В.І Хаханов, І.В. Ємельянов, М.М. Любарський. С.В. Чумаченко, Є.І. Литвинова. Л.В. Ларченко // Радіоелектроніка та інформатика. – 2018. – №1. – С.55-63.
4. E.J. Marinissen, Yervant Zorian, "Guest Editors' Introduction: The Status of IEEE Std 1500", In *IEEE Design & Test of Computers*, no 26(1), pp.6-7, 2009.
5. M. Abramovici, *Digital System Testing and Testable Design*, Comp. Sc. Press, 1998.
6. H. Fujiwara, "Fault Simulation," In the book "*Logic Testing and Design for Testability*", MIT Press, pp.84-108, 1985.
7. R. Ubar, J. Kõusaar, M. Gorev and S. Devadze, "Combinational fault simulation in sequential circuits," In *2015 IEEE International Symposium on Circuits and Systems (ISCAS)*, Lisbon, pp. 2876-2879, 2015.
8. T. Hosokawa, H. Takano, H. Yamazaki, K. Yamazaki, "A Diagnostic Fault Simulation Method for a Single Universal Logical Fault Model," In *2017 IEEE 22nd Pacific Rim International Symposium on Dependable Computing (PRDC)*, Christchurch, pp. 217-218, 2017.
9. C. Dhiluban, S. Govindaraju, "Fault simulation and analysis of VLSI circuit using n-detect test sets," *2016 Online Int. Conf. on Green Engineering and Technologies*, Coimbatore, pp. 1-5, 2016.

Received (Надійшла) 14.05.2025

Accepted for publication (Прийнята до друку) 13.08.2025

## ВІДОМОСТІ ПРО АВТОРІВ / ABOUT THE AUTHORS

**Хаханова Ганна Володимирівна** – доктор технічних наук, доцент, професор кафедри автоматизації проектування обчислювальної техніки, Харків, Україна;

**Hanna Khakhanova** – Doctor of Technical Sciences, Docent, Professor of Design Automation Department, Kharkiv National University of Radioelectronics, Kharkiv, Ukraine;

e-mail: [anna.hahanova@nure.ua](mailto:anna.hahanova@nure.ua); ORCID Author ID: <https://orcid.org/0000-0002-4528-6861>;

Scopus Author ID: <https://www.scopus.com/authid/detail.uri?authorId=8326375900>.

**Хаханова Ірина Віталіївна** – доктор технічних наук, професор, професор кафедри автоматизації проектування обчислювальної техніки, Харків, Україна;

**Irina Hahanova** – Doctor of Technical Sciences, Professor, Professor of Design Automation Department, Kharkiv National University of Radioelectronics, Kharkiv, Ukraine;

e-mail: [irina.hahanova@nure.ua](mailto:irina.hahanova@nure.ua); ORCID Author ID: <http://orcid.org/0000-0002-8319-0430>;

Scopus Author ID: <https://www.scopus.com/authid/detail.uri?authorId=24479469700>.

**Обрізан Володимир Ігорович** – кандидат технічних наук, докторант кафедри автоматизації проектування обчислювальної техніки, Харків, Україна;

**Volodymyr Obrizan** – Candidate of Technical Sciences, Post Doctoral Student of Design Automation Department, Kharkiv National University of Radioelectronics, Kharkiv, Ukraine;

e-mail: [vladimir.obrizan@nure.ua](mailto:vladimir.obrizan@nure.ua); ORCID Author ID: <http://orcid.org/0000-0002-1835-4056>;

Scopus Author ID: <https://www.scopus.com/authid/detail.uri?authorId=15127546800>.

**Шевченко Ольга Юрійвна** – кандидат технічних наук, старший викладач кафедри автоматизації проектування обчислювальної техніки, Харків, Україна;

**Olga Shevchenko** – Candidate of Technical Sciences, Senior Lecturer of Design Automation Department, Kharkiv National University of Radioelectronics, Kharkiv, Ukraine;

e-mail: [olga.shevchenko@nure.ua](mailto:olga.shevchenko@nure.ua); ORCID Author ID: <http://orcid.org/0000-0002-8122-4748>;

Scopus Author ID: <https://www.scopus.com/authid/detail.uri?authorId=57217113510>.

**Кулак Георгій Костянтинівич** – асистент, аспірант кафедри автоматизації проектування обчислювальної техніки, Харківський національний університет радіоелектроніки, Харків, Україна;

**Heorhii Kulak** – assistant, PhD student, Design Automation Department, Kharkiv National University of Radioelectronics, Kharkiv, Ukraine;

e-mail: [heorhii.kulak@nure.ua](mailto:heorhii.kulak@nure.ua); ORCID Author ID: <http://orcid.org/0009-0008-7685-5909>;

Scopus Author ID: <https://www.scopus.com/authid/detail.uri?authorId=57336874000>.

## Synthesis of Deductive Formulas for Primitives

Anna Hahanova, Irina Hahanova, Vladimir Obrizan, Olga Shevchenko, Heorhii Kulak

**Abstract. Relevance.** Deductive analysis of digital systems and components is the most effective tool for test synthesis, assessing their quality, and diagnosing faults in real time. The essence of deductive modeling is to use synthesis digital subcircuits, which are a necessary hardware addition to the initial functionality, designed to transport incoming fault lists to external outputs. Subcircuits implemented in software or hardware exceed the useful functionality several times. Therefore, the effectiveness of using deductive analysis should be considered from the standpoint of increasing productivity, reducing equipment costs and integral time for designing a digital system and entering the electronic technology market. The purpose of the research is to reduce the time for modeling faults in logic circuits based on the synthesis of deductive functions. The object of the study is modeling faults in digital systems and components. The subject of the study is the deductive analysis of digital systems and components. **Results.** The study analyzed the main problems that accompany modern fault modeling. The trends of the latest modeling methods were considered. To build a defect modeling sequencer that is invariant to the input test sets, deductive formulas for transporting input fault lists to external outputs for X-functions from a finite number of variables are synthesized. The structure of a deductive simulator of logical X-functions is proposed. The advantages of a deductive simulator of logical X-functions were analyzed.

**Keywords:** modeling, simulation, fault, deductive modeling, Fault Simulation, vector logic, combinational logic circuit, verification, testing.