

А. С. Янко¹, В. А. Краснобаєв², Р. О. Любченко¹, П. С. Сабельнікова¹

¹ Національний університет «Полтавська політехніка ім. Ю. Кондратюка», Полтава, Україна

² Харківський національний університет імені В.Н. Каразіна, Харків, Україна

ПРОЦЕДУРА ЗАБЕЗПЕЧЕННЯ ВІДМОВОСТІЙКОСТІ КОМП'ЮТЕРНОЇ СИСТЕМИ НА ОСНОВІ ВИКОРИСТАННЯ МОДУЛЯРНОЇ АРИФМЕТИКИ

Анотація. У статті запропоновано до розгляду процес функціонування комп'ютерної системи (КС) у модулярній арифметиці (МА) на основі використання принципу відмовостійкості. Властивість відмовостійкості забезпечує можливість виконання заданих обчислювальних функцій після виникнення відмов, як за рахунок зниження в допустимих межах будь-яких показників якості функціонування, так і без погіршення показників якості функціонування КС. У статті розглядається режим відмовостійкості КС у МА, що реалізується методом заміни. Суть якого полягає в наступному, якщо резерв вичерпано (резервний обчислювальний тракт), тоді режим відмовостійкості КС у МА реалізується методом поступової деградації. КС у МА можна розглядати як мультимікропроцесорну обчислювальну систему з динамічним резервуванням та подальшою поступовою деградацією функціональних можливостей при виникненні відмов. Розроблено структуру функціонування відмовостійкої КС у МА.

Ключові слова: активна відмовостійкість, види резервування, комп'ютерна система, модулярна арифметика, обчислювальний тракт.

Вступ

Прагнення підвищення функціональності пристроїв значно випереджає темпи розвитку та вдосконалення існуючих методів підвищення надійності. У такій ситуації єдиним ефективним засобом захисту від збоїв у роботі є побудова відмовостійких систем. На сьогоднішній день не існує комп'ютерної системи (КС), яка гарантує 100% стійкість до відмов. Іншими словами, не існує КС, яка гарантує 100% ймовірність безвідмовної роботи протягом заданого проміжку часу.

Існує два основних напрямки при побудові відмовостійких КС. Перший спосіб – використання лише стійких до відмов компонентів КС. При реалізації цього напрямку кожен компонент КС може продовжувати своє функціонування, навіть якщо один/кілька підкомпонентів КС виходять з ладу. Другий спосіб розробка методів, що гарантують побудову відмовостійкої КС з компонентів, що не є відмовостійкими. У таких системах відмовостійкість реалізована за рахунок запровадження надмірності та розробки спеціального програмного забезпечення, елементних взаємозв'язків та алгоритмів функціонування [2].

У статті розглядається процедура забезпечення відмовостійкого функціонування КС на основі використання особливостей модулярної арифметици (МА), застосування якої (як основної системи числення КС), дозволить створити і, надалі, дослідити варіанти моделей відмовостійкості КС на основі використання принципів активної (з перебудовою структури КС) або пасивної (без перебудови структури КС) відмовостійкості.

Визначимо поняття відмовостійкості КС в такий спосіб. Відмовостійкість комп'ютерної системи – це властивість архітектури КС, що забезпечує їй, як цифровій так логічній системі обробки даних, можливість безвідмовно функціонувати відповідно до виконуваної програми [1]. Невирішеність проблеми створення високовідмовостійких КС привела

багатьох дослідників до методів, заснованих на застосуванні кодів у МА. Значний внесок ще у 60-х роках у розвиток теорії та практики модулярного кодування та використання його для побудови високостійких та високонадійних КС внесли радянські вчені, але інтерес до цієї теми актуальний і на сьогодні, нині ведуться інтенсивні пошуки нових аспектів використання МА для підвищення відмовостійкості КС.

Метою статті є розробка відмовостійкої структури комп'ютерної системи на основі використання модулярної арифметици.

Особливості кодової структури в МА

Виходячи з впливу основних особливостей МА (незалежність, рівноправність і малорозрядність, сукупність яких визначає модулярну кодову структуру) на структуру та принцип функціонування КС представимо його як обчислювальну систему, що складається з n інформаційних обчислювальних трактів (ІОТ) та одного резервного обчислювального тракту (РОТ) [3].

Кожен ІОТ має кінцеве число різних функціональних станів. Позначимо кінцеве число різних функціональних станів ІОТ за модулем m_i як $\Upsilon_i = \{0, \overline{\gamma_i}\}$, $i = \overline{1, n}$.

Якщо в поточний момент часу t ІОТ перебувають відповідно у станах s_1, s_2, \dots, s_n , тоді стан всіх ІОТ КС у МА можна характеризувати сукупністю значення станів $s = (s_1, s_2, \dots, s_n)$. Множину станів РОТ КС позначимо як $\Upsilon_k = \{1, \overline{n_k}\}$.

У загальному випадку, процес функціонування КС у МА з урахуванням одного РОТ, можна описати за допомогою вектору станів:

$$S(t) = \{S_1(t), S_2(t), \dots, S_n(t), S'(t)\}, \quad (1)$$

де $S_i(t)$ – стан ІОТ по модулю m_i в момент часу $t \geq 0$; $S'(t)$ – стан РОТ по модулю m_{n+1} .

У статті розглядається КС у МА, у якій всі обчислювальні тракти (ОТ) однаково надійні. Кількість ІОТ дорівнюватиме кількості n інформаційних модулів МА, а один ОТ перебуває у резерві ($k = 1$). Таким чином, у цьому випадку режим відмовостійкості КС у МА реалізується методом заміни. Якщо резерв РОТ вичерпано, тоді режим відмовостійкості КС у МА реалізується методом поступової деградації. Як видно з результатів попередніх досліджень, КС у МА можна розглядати як мультимікропроцесорну (багатомашинну) обчислювальну систему з динамічним резервуванням та подальшою поступовою деградацією функціональних можливостей при виникненні відмов [4].

Структура відмовостійкої КС у МА

У силу впливу вище згаданих особливостей МА на процес синтезу КС, структурне, інформаційне та функціональне резервування надають один на одного одночасний взаємний позитивний вплив. Наприклад, введення вторинної структурної надмірності (застосування структурного резервування), за допомогою додаткового використання РОТ до наявних n основних ІОТ, призводить до прояву як інформаційного, так і функціонального резервування. Інформаційне резервування пов'язане з інформаційною надмірністю, обумовленою наявністю надлишкових кодових слів, реалізованої шляхом використання додаткової інформації, одержуваної з виходів k РОТ. Щодо функціонального резервування зазначимо, що, відповідно до особливостей МА, один працездатний ОТ КС, що функціонує по модулю m_g , може взяти на себе обчислювальні функції до p обчислювальних трактів [5], що одночасно відмовили, при дотриманні умови:

$$m_g \geq \prod_{i=1}^p m_i. \quad (2)$$

На рис. 1 представлена спрощена структура відмовостійкої КС у МА (пристрій для одночасної реалізації структурного, інформаційного та функціонального резервування в МА). Даний пристрій для резервування МА містить інформаційні m_i ($i = \overline{1, n}$) та контрольний m_{n+1} ОТ, блок контролю (БК), дешифратор (ДШ), логічні елементи І та АБО. Присутність сигналу на k -й вихідний БК відповідає відмові k -го ОТ m_k ($k = \overline{1, n+1}$). Таким чином, з виходу БК на вхід дешифратора надходить n -розрядний двійковий код, що несе інформацію про працездатність робочих трактів $m_1 \div m_n$ пристрою. Присутність одиниць на деяких позиціях цього коду відповідає відмови робочих трактів з номерами, що відповідають номерам позицій цих одиниць.

У табл. 1 наведено приклад утворення вихідного коду БК для МА, заданої інформаційними модулями $m_1 = 3$, $m_2 = 4$, $m_3 = 5$, $m_4 = 7$ та контрольним модулем $m_5 = 23$.

Таблиця 1 – Приклад утворення вихідного коду БК

Вихідний код БК				Номер ОТ, що відмовив	Співвідношення модулів МА	Працездатність пристрою
m_1	m_2	m_3	m_4			
0	0	0	0	-	-	+
0	0	0	1	4	$m_4 < m_5$	+
0	0	1	0	3	$m_3 < m_5$	+
0	0	1	1	3,4	$m_3 \cdot m_4 > m_5$	-
0	1	0	0	2	$m_2 < m_5$	+
0	1	0	1	2,4	$m_2 \cdot m_4 > m_5$	-
0	1	1	0	2,3	$m_2 \cdot m_3 < m_5$	+
0	1	1	1	2,3,4	$m_2 \cdot m_3 \cdot m_4 > m_5$	-
1	0	0	0	1	$m_1 < m_5$	+
1	0	0	1	1,4	$m_1 \cdot m_4 < m_5$	+
1	0	1	0	1,3	$m_1 \cdot m_3 < m_5$	+
1	0	1	1	1,3,4	$m_1 \cdot m_3 \cdot m_4 > m_5$	-
1	1	0	0	1,2	$m_1 \cdot m_2 < m_5$	+
1	1	0	1	1,2,4	$m_1 \cdot m_2 \cdot m_4 > m_5$	-
1	1	1	0	1,2,3	$m_1 \cdot m_2 \cdot m_3 > m_5$	-
1	1	1	1	1÷4	$\prod_{i=1}^4 m_i > m_5$	-

Розглянемо роботу цього пристрою.

1. Усі основні тракти $m_1 \div m_4$ працездатні. У цьому випадку з виходу блоку контролю код 0000 надходить на вхід дешифратора ДШ, з виходу якого сигнал на нульовій шині через елемент АБО надходить на вихід «працездатно», що свідчить про те, що пристрій є працездатним.

2. Частина основних трактів непрацездатна.

2а) Припустимо, що відмовили тракти по модулям m_1 та m_2 . З виходу БК код 1100 надходить на вхід дешифратора ДШ, з виходу якого сигнал по дванадцятій вихідній шині ($1100_2=12_{10}$) через елемент АБО надходить на вихід «Працездатно». Одночасно код 1100 відкриває перший і другий елементи (одиниці на першій і другій позиціях коду 1100) і сигнал шини «Управління» через перший і другий елементи АБО надходить на керуючі входи «Зупинка» відповідно першого m_1 і другого m_2 трактів пристрою, а також через елемент АБО надходить на керуючий вхід «Пуск» контрольного тракту m_5 . Таким чином, пристрій працездатний та інформація обробляється блоками $m_3 \div m_5$ (тракти m_1 і m_2 , відключені);

2б) Припустимо, що відмовили тракти по модулі m_3 і m_4 . З виходу БК код 0011 надходить на вхід дешифратора. З виходу дешифратора сигнал третьої вихідної шини ($0011_2=3_{10}$) через елементи АБО надходить на входи «Зупинка» трактів $m_1 \div m_5$ ($m_3 \cdot m_4 = 35 > m_5 = 23$). В цьому випадку пристрій непрацездатний і сигнал шини «Працездатно» відсутній.

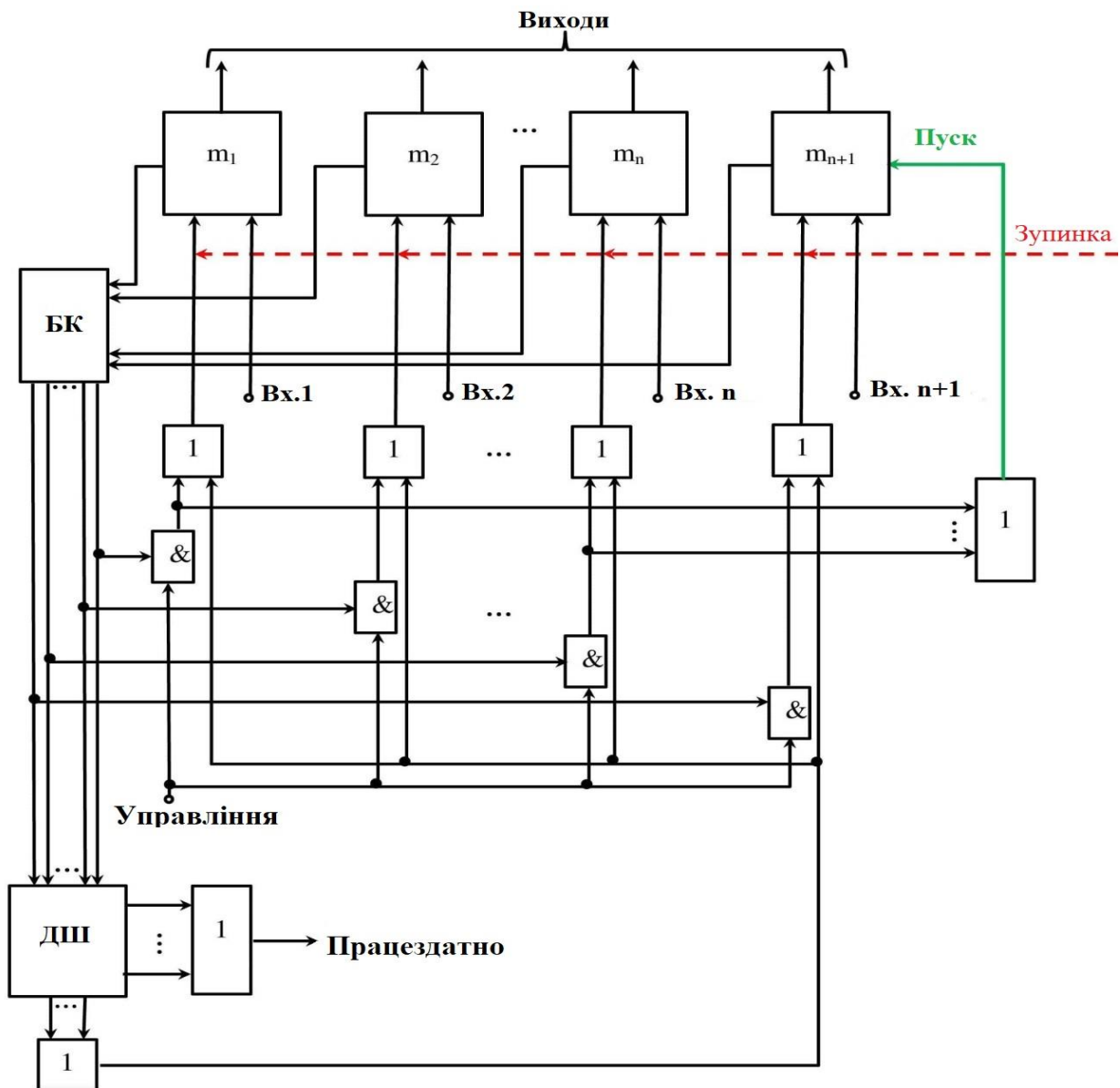


Рис. 1. Структура відмовостійкої КС у МА

Особливість функціонування цього пристрою полягає у розширенні функціональних можливостей за рахунок заміни одним справним контрольним трактом не одного, а одночасно кількох непрацездатних робочих трактів при виконанні умови (2). Це дозволяє істотно підвищити стійкість до відмови обчислювальних структур за рахунок можливості одночасного використання трьох видів резервування:

структурного (за рахунок введення контрольного обчислювального тракту по модулю m_n що паралельно функціонує з основними обчислювальними трактами),

інформаційного (за рахунок використання додаткової вихідної інформації контрольного обчислювального тракту, що забезпечує можливість корекції спотвореної інформації),

функціонального резервування за рахунок виконання умови (2).

Наведений приклад показує, що МА, на відміну двійкової позиційної системи числення, введена

додаткова надмірність максимально повно використовується поліпшення характеристик КС [6].

Дійсно, використання будь-якого виду резервування в кінцевому підсумку призводить до структурної (апаратної) надмірності, яка в МА (на відміну від двійкової позиційної системи числення) використовується для організації одночасно декількох різних видів резервування, що підвищує коефіцієнт використання надлишкового і загального сумарного обладнання КС, що вводиться.

Висновки

У статті проведено дослідження процесу функціонування КС у модулярній арифметиці на основі використання принципу відмовостійкості.

У модулярній арифметиці відмовостійкість КС забезпечується за рахунок урахування основних властивостей даної модулярної системи числення, а саме:

- незалежність,
- рівноправність,
- малорозрядність,

сукупність яких формує модулярну кодову структуру.

З метою зручності та наочності проведення дослідження процесу функціонування комп'ютерної системи у модулярній арифметиці, у статті введено n -розрядний двійковий код, який відображає сукупність ознак працездатного стану обчислювальних трактів КС.

За допомогою цього коду проведено аналіз різних режимів відмовостійкості КС у модулярній арифметиці.

Таким чином, у цьому випадку режим відмовостійкості КС у МА реалізується методом заміни. Якщо резерв обчислювальних трактів вичерпано, тоді режим відмовостійкості КС у МА реалізується методом поступової деградації.

Як видно з результатів попередніх досліджень, КС у модулярній арифметиці можна розглядати як мультимікропроцесорну (багатомашинну) обчислювальну систему з динамічним резервуванням та по-

дальшою поступовою деградацією функціональних можливостей при виникненні відмов.

Наведено приклади відмовостійкості КС для конкретної сукупності модулів МА.

Порівняльний аналіз проведених у статті результатів досліджень показав наступне:

при відмовостійкому функціонуванні в режимах заміни або заміни з наступною поступовою деградацією, КС у модулярній арифметиці ефективніше, ніж аналогічна КС у двійковій позиційній системі числення.

Використання МА як система числення, дозволяє створити структуру КС, подібну до структури резервованої обчислювальної системи у двійковій позиційній системі числення. Ця обставина, поряд з іншими позитивними аспектами використання модулярного кодування, зумовленими впливом основних особливостей МА на структуру та принципи функціонування КС, дозволяє вважати МА потужним інструментом підвищення відмовостійкості.

СПИСОК ЛІТЕРАТУРИ

1. Avresky D. R., Geoghegan S. J., Varoglu Y. Evaluation of Software-Implemented Fault-Tolerance (SIFT) Approach in Gracefully Degradable Multi-Computer Systems. *IEEE Transactions on Reliability*, Volume 55, Issue: 3, September 2006, pp. 451-457. doi: 10.1109/TR.2006.879663.
2. Wang T., Liu H., Sun M., Liu Z., Zhou M. Fault tolerance on improved distributed spanning tree structure. 2nd International Conference on Advanced Computer Control, Shenyang, 2010, pp. 296-300. doi: 10.1109/ICACC.2010.5487249.
3. Krasnobayev V., Kuznetsov A., Yanko A., Koshman S., Zamula A. and Kuznetsova T. Data processing in the system of residual classes. Monograph. ASC Academic Publishing, 2019, 208 p. ISBN: 978-0-9989826-6-3, ISBN: 978-0-9989826-7-0 (Ebook).
4. Raphaël M., Raison B. A probabilistic fault localization method for distribution networks using fault indicators. 2013 IEEE Grenoble Conference, Grenoble, 2013, pp. 1-6. doi: 10.1109/PTC.2013.6652237.
5. Krasnobaev V., Kuznetsov A., Kiiian A., Kuznetsova K. Fault Tolerance Computer System Structures Functioning in Residue Classes. Proceedings of 2021 11th IEEE International Conference on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS), Cracow, 2021, pp. 471-474. doi: 10.1109/IDAACS53288.2021.9660919.
6. Geng Z., Han M., Bao W., Xie W. New Submodule Topology Based Fault Tolerance for Modular Multilevel Converters. *IEEE Transactions on Power Delivery*, 2023. pp 1-12. doi: 10.1109/TPWRD.2023.3237891.

Received (Надійшла) 28.09.2023

Accepted for publication (Прийнята до друку) 22.11.2023

The procedure for ensuring fault tolerance of a computer system based on the use of modular arithmetic

A. Yanko, V. Krasnobayev, R. Liubchenko, P. Sabelnikova

Abstract. The article proposes for consideration the process of functioning of a computer system (CS) in modular arithmetic (MA) based on the use of the principle of fault tolerance. In MA, the fault tolerance of the CS is ensured by taking into account the main properties of this modular numbering system, namely: independence, equality and low-bitness, the totality of which forms a modular code structure. In order to facilitate and visualize the study of the functioning of the computer system in the MA, the article introduces an n -bit binary code that reflects the set of signs of the operational state of the computing tracts of the CS. With the help of this code, an analysis of various modes of fault tolerance of CS in MA was carried out. The fault-tolerance property provides the possibility of performing specified computing functions after the occurrence of failures, both due to a decrease in the permissible limits of any indicators of the quality of functioning, and without deterioration of the indicators of the quality of the functioning of the CS. The article considers the mode of fault tolerance of CS in MA, which is implemented by the method of replacement. The essence of which is as follows, if the reserve is exhausted (reserve computing path), then the failure-tolerance mode of the CS in the MA is implemented by the method of gradual degradation. CS in MA can be considered as a multi-microprocessor computing system with dynamic redundancy and subsequent gradual degradation of functionality in the event of failures. The structure of the functioning of the fault-tolerant CS in MA has been developed. Examples of CS fault tolerance for a specific set of MA modules are given. The comparative analysis of the research results carried out in the article showed the following: with fault-tolerant functioning in the modes of replacement or replacement with subsequent gradual degradation, the CS in MA is more effective than the similar CS in the binary positional numbering system. Using MA as a counting system allows you to create a CS structure similar to the structure of a reserved computing system in a binary positional numbering system. This circumstance, along with other positive aspects of the use of modular coding, caused by the influence of the main features of MA on the structure and principles of operation of the CS, allows to consider MA as a powerful tool for increasing fault tolerance.

Keywords: active fault tolerance, types of redundancy, computer system, modular arithmetic, computing tract.