

С. Я. Бовчалюк, О. М. Піскаръов, С. С. Радченко, Д. О. Слабухо

Харківський національний університет радіоелектроніки, Харків, Україна

## ВИЗНАЧЕННЯ НАПРЯМКІВ РОЗВИТКУ КЕРУЮЧИХ ПРИСТРОЇВ З ПАРАЛЕЛЬНОЮ АРХІТЕКТУРОЮ НА БАЗІ ПЛІС

**Анотація. Актуальність.** На теперішній час використання керуючих пристроїв і структур з паралельною архітектурою для створення систем керування відповідальними процесами не є рідкісним явищем. У той же час для створення систем керування звичайними промисловими об'єктами і процесами вони практично не застосовуються. Таким чином удосконалення керуючих пристроїв з паралельною архітектурою для покращення їх характеристик, що дозволять більш широко застосовувати їх при створенні систем керування звичайними (промисловими, або навіть побутовими) об'єктами, є актуальною задачею. **Метою даної роботи** є формування вимог і напрямків удосконалення керуючих структур з паралельною архітектурою, для створення сучасних ПЛК ПД на базі ПЛІС, з розширеними функціональними можливостями. **Предметом дослідження** є напрямки розвитку керуючих пристроїв паралельної дії на базі ПЛІС. **В результаті** проведених авторами досліджень визначено недоліки керуючих пристроїв з паралельною архітектурою, що стримують їх широке застосування для побудови систем керування промисловими об'єктами. Визначено два основні напрямки розвитку і вдосконалення ПЛК ПД на базі ПЛІС. **Висновок.** Визначено два основні напрямки розвитку і вдосконалення ПЛК ПД на базі ПЛІС, що полягають у наступному: вдосконалення внутрішньої структури ПЛІС-контролера ПД для реалізації внутрішніх програмованих користувачем таймерів і лічильників; побудова і введення до структури ПЛІС-контролера ПД внутрішнього спецпроцесора у СЗК, для реалізації арифметичних операцій, що виконуються за один такт дискретного автоматного часу.

**Ключові слова:** програмований логічний контролер паралельної дії, ПЛІС-контролер, система залишкових класів, технологічне візуальне програмування.

### Вступ

В наукових публікаціях останніх років неодноразово було описано реалізацію систем керування з паралельною архітектурою [1-4]. Якщо провести аналіз цих публікацій, можна визначити декілька основних тенденцій і напрямків розвитку керуючих пристроїв подібних систем, що отримали загальноживану назву – паралельні програмовані логічні контролери (ППЛК), або у сучасній інтерпретації – програмовані логічні контролери паралельної дії (ПЛК ПД):

- розвиток і вдосконалення внутрішньої організації ПЛК ПД [1-4], що призводить до покращення безпекових можливостей керуючих систем, що побудовані на їх базі або розширює можливості інструментів логічної обробки вхідних сигналів [5, 6], вводить можливості реалізації функцій нечіткого логічного висновку [7, 8];

- реалізація ПЛК ПД на більш сучасній елементній базі – від побудови системи на дискретних ІМС малого ступеня інтеграції [3, 9], до паралельних структур на ПЛІС [10, 11];

- вдосконалення мови і технології програмування ПЛК ПД – від написання програми на паперовому носії з подальшим ручним програмуванням ІМС ПЗП, до автоматизованої технології програмування TVP (Technological Visual Programming) різних версій.

Якщо спробувати узагальнити напрямки застосування керуючих структур з паралельною архітектурою, то явно відслідковується їх орієнтація на об'єкти критичного застосування (залізничний транспорт, метрополітен, атомна енергетика), хоча первинно ППЛК типів ПЛ-1, БЛ1-8, БЛ2-1 реалізовували алгоритми керування класичним промисловим обладнанням (а саме – для виготовлення статорів

електродвигунів).

У той же час ПЛК ПД, як було показано в [2-4], мають низку переваг, серед яких слід згадати дві найважливіші. Першою перевагою є відсутність залежності кількості контрольованих входів і керованих виходів від швидкодії контролера. Другою перевагою є можливість реалізації TVP-технології для автоматизованого створення керуючих програм неспеціалістом в області програмування і на спрощених мовах. Така технологія дозволяє значно зменшити кількість помилок у програмному коді, пришвидшити процес його формування, уникнути непорозумінь між спеціалістом з технологічного процесу (технологом) і спеціалістом з програмування (програмістом) [12-14]. Таким чином удосконалення керуючих пристроїв з паралельною архітектурою для покращення їх характеристик, що дозволять більш широко застосовувати їх при створенні систем керування звичайними (промисловими, або навіть побутовими) об'єктами і процесами, є дуже актуальною задачею.

**Метою цієї роботи** є формування вимог і напрямків удосконалення керуючих структур з паралельною архітектурою, для створення сучасних ПЛК ПД на базі ПЛІС, з розширеними функціональними можливостями.

### Основна частина

На даний час існує дві «класичних» структури керуючих пристроїв з паралельною архітектурою.

Першу з них показано на рис. 1. Це приклад ППЛК, що був реалізований на дискретних ІМС малого ступеня інтеграції і достатньо активно використовувався для керування промисловим обладнанням.

Основу універсального паралельного ПЛК складають блоки пам'яті (БП), причому у БП(А) за-

писується матриця  $A$  очікуваних станів керуемого об'єкту, у БП(В) – матриця  $B$  очікуваних станів зовнішнього середовища, у БП(С) – матриця  $C$  команд керування, а у БП(Д) – матриця  $D$  адрес переходів. Також до складу ППЛК входять генератор  $\Gamma$ , лічильники адреси ЛчА1 і ЛчА2, схеми порівняння Ср1 і Ср2, вихідний регістр Рг і вузол логічного керування ВЛК. Детально принцип дії показаної керуючої структури наведено в [3, 5].

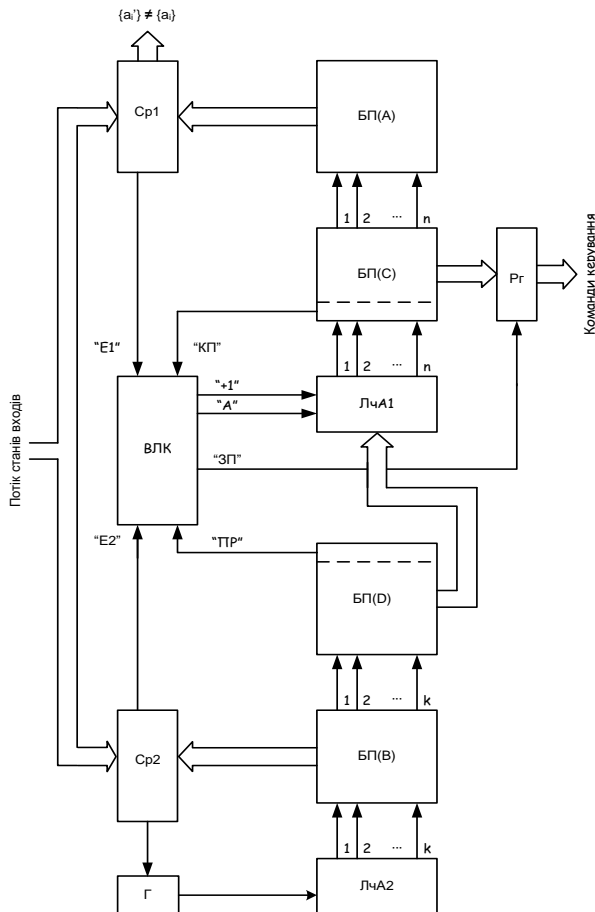


Рис. 1. Структура універсального паралельного ПЛК

Структуру другого типу показано на рис. 2. Від попередньої вона відрізняється покращеними надійнісними характеристиками і розширеним функціоналом логічного аналізу вхідних сигналів. Але основними особливостями є реалізація ПЛК ПД такого типу на базі ІМС великого ступеня інтеграції – ПЛІС і реалізація процесу складання програмного забезпечення із застосуванням комп'ютера і технологічного візуального програмування (TVР-технології). ПЛК ПД такого типу отримали назву ПЛІС-контролери паралельної дії.

Керуючий автомат ПЛІС-контролера ПД складається з наступних елементів: блоку індикації – БІ; схеми порівняння – СП; блоку вибору операцій – БВО; блоку логічного керування – БЛК; лічильника адреси – ЛА; вихідного регістру – ВР; а також блоків пам'яті станів, команд, переходів і заборонених комбінацій – БПС, БПК, БПП, БПЗК. Детально з принципом дії показаної керуючої структури можна ознайомитись, наприклад, в [2, 4].

Не дивлячись на значні відмінності в умовних позначеннях і зовнішньому вигляді структур, що показано на рис. 1 і 2, призначення основних блоків і принципи їх дії в основному збігаються. Відзначимо наступні пари визначальних блоків обох структур з аналогічними функціями: БП(А) – БПС; БП(С) – БПК; ВЛК – БЛК; БП(В)+БП(Д) – БПП. При цьому допоміжні блоки і елементи структур (лічильники, регістри) так само фактично виконують однакові функції.

Додатковий функціонал ПЛІС-контролера ПД формують блоки БВО і СП, що сумісно виконують функції блоків Ср1 і Ср2, але з розширеними можливостями (формування сигналу еквівалентності не тільки за логічною функцією «І», але і «АБО»). Також у структурі на рис. 2 присутній блок БПЗК – блок пам'яті заборонених комбінацій, за рахунок якого вдалось покращити надійнісні характеристики керуючих систем. Також слід згадати перспективні структури, що отримали назву автомата паралельної дії із нечіткою логікою (АПДН) [8, 15, 16]. Дослідження показали, що нечітка логіка може бути ефективним інструментом для керування енергетичним обладнанням, а також дозволить реалізовувати автомати паралельної дії для керування таким обладнанням за один такт дискретного автоматного часу. Але зазначимо, що АПДН – це структура для рішення специфічних задач, орієнтованих на енергетику.

Принциповою особливістю розглянутих структур є керування процесом обробки програми потоком вхідних станів, тобто потоком, який формують в асинхронній послідовності інтервалів дискретного автоматного часу «дозволені» комбінації фактичних станів керованого об'єкта і зовнішнього середовища. Для показаних структур зовсім нехарактерна така проблема всіх без виключення класичних мікропроцесорних контролерів послідовної дії, як «зависання», що позитивно відображується на надійнісних характеристиках керуючих систем. Ще одна важлива характеристика керуючих пристроїв з паралельною архітектурою (у порівнянні з послідовними ПЛК) – це можливість паралельного обслуговування практично необмеженої кількості контрольованих входів і керованих виходів за один такт дискретного автоматного часу [3, 4].

Саме ці особливості, у поєднанні з можливістю створення керуючих програм неспеціалістом в області програмування і на спрощених мовах, дозволяють розглядати ПЛК ПД як дуже перспективний клас керуючих пристроїв. Але вони мають низку дуже прикрих недоліків, що сильно зменшують привабливість таких пристроїв для кінцевого користувача.

У контексті поточного аналізу слід згадати дві дуже важливі відмінності класичних ПЛК від ПЛК ПД. Першою відмінністю є наявність в ПЛК програмованих користувачем таймерів і лічильників. Друга відмінність – можливість ПЛК виконувати арифметичні операції. Обидві ці функції в ПЛК ПД відсутні, їх реалізація не передбачена розглянутими вище структурами. Таким чином сфера застосування ПЛК ПД значно звужується, або ці функції мають виконувати зовнішні пристрої, що є дуже неефективним рішенням.

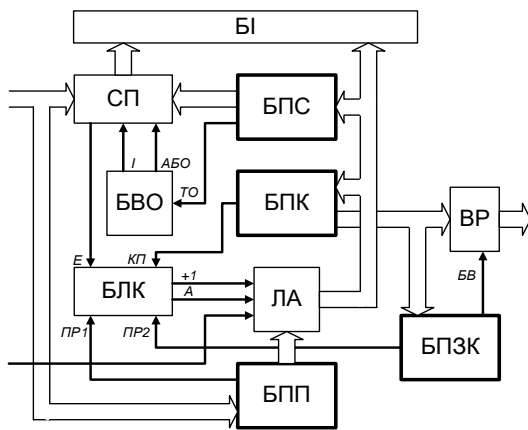


Рис. 2 Структура ПЛІС-контролера паралельної дії

Підходи до реалізації вказаних функцій на базі ПЛК ПД можуть бути різними, але у будь-якому випадку вони мають принципові відмінності. Так реалізація таймерів і лічильників (у найпростішому варіанті) вимагає додавання спеціалізованих блоків до структури ПЛК і відповідної підтримки з боку TVP-технології. У той же час реалізація арифметичних функцій не має простої реалізації внесенням зміни у структуру, або додаванням деяких блоків. Справа у тому, що ПЛК ПД, якраз і відрізняється від класичних ПЛК виконанням операцій за один такт дискретного автоматного часу (фізично тактів може бути більше через особливості структурної організації і функціонування кристалу ПЛІС). В той же час арифметичні операції передбачають послідовний принцип свого виконання. Це пов'язано, зокрема, наприклад операції додавання) з наявністю переносів з молодшого розряду у старший. Це принципове протиріччя розв'язати реорганізацією структури ПЛК ПД неможливо.

Одним з можливих підходів подолання цього протиріччя є використання системи залишкових класів (СЗК), або числової системи залишків (ЧСЗ) англ. Residue Number System [17, 18]. Певні спроби інтеграції, або щонайменше, обґрунтування застосування СЗК для ПЛК ПД показано в [19]. Але, на жаль, до реальних інженерних рішень і реалізації подібного підходу на базі ПЛК, справа так і не дійшла. На рис. 3 показано узагальнену спрощену структуру спеціального процесора (СП) у якому обробка усіх розрядів (залишків) виконується паралельно у часі [19]. Застосування СЗК дозволяє досягти високих результатів у галузі створення сучасних швидкодіючих та високовідмовостійких спецобчислювачів та спеціалізованих процесорів обробки цифрової інформації [20, 21]. При цьому операційний пристрій СП в СЗК принципово може бути виконано наступними способами: у суматорному варіанті (на базі малорозрядних двійкових суматорів); з використанням кільцевих регістрів зсуву; використовуючи прямий логічний метод; в табличному (або матричному) варіанті.

#### СПИСОК ЛІТЕРАТУРИ

1. Бовчалюк С. Я. Развитие архитектуры ПЛК параллельного действия: от абстрактной модели параллельного автомата, до инженерной реализации безопасного ПЛІС-контролера / С. Я. Бовчалюк, И. А. Фурман, М. Л. Малиновский // Энергетика та комп'ютерно-інтегровані технології в АПК. 2016. – №. 2 (5). – С. 62-66.
2. Бовчалюк С. Я. Новая информационная технология логического управления в энергетике и на транспорте / С. Я. Бовчалюк // Системи управління, навігації та зв'язку. –2007. – Вип. 3 – С. 47-51.

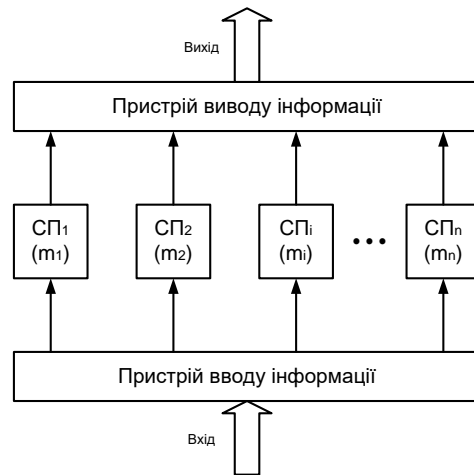


Рис. 3. Структура спеціального процесора СЗК

У [20, 21] показано, що виконання арифметичних операцій табличними методами (за допомогою ПЗП), у СП найбільш ефективно реалізується в СЗК. Основні переваги матричного (табличного) варіанта побудови СП в СЗК полягають у наступному:

- висока конструктивна надійність матричних схем в інтегральному виконанні;
- простота побудови матричних схем і дешифраторів, що мають кількість виходів, рівну величині підстави СЗК;
- висока швидкодія: результат операції може бути отриманий у момент надходження вхідних операндів, тобто. в один такт.

Також показано, що ефективним методом підвищення надійності та продуктивності СП є використання при реалізації арифметичних операцій матричних схем на основі ПЗП, ПЛМ, а також ПЛІС. Це твердження також є адекватним і для реалізації внутрішньої структури ПЛК ПД. Отже розглянутий підхід реалізації СП можна розглядати, як перспективний для реалізації арифметичних функцій ПЛК ПД.

#### Висновки

В результаті проведених авторами досліджень визначено недоліки керуючих пристроїв з паралельною архітектурою, що стримують їх широке застосування для побудови систем керування промисловими об'єктами.

Визначено два основні напрямки розвитку і вдосконалення ПЛК ПД на базі ПЛІС, що полягають у наступному:

- вдосконалення внутрішньої структури ПЛІС-контролера ПД для реалізації внутрішніх програмованих користувачем таймерів і лічильників;
- побудова і введення до структури ПЛІС-контролера ПД внутрішнього спеціального процесора у СЗК, для реалізації арифметичних операцій, що виконуються за один такт дискретного автоматного часу.

3. Фурман И. А. Научно-технические основы создания и промышленного применения параллельных логических контроллеров на программируемых БИС с матричной структурой : дис. ... докт. техн. наук: 05.13.05 / Фурман Илья Александрович. – К., 1989. – 197 с.
4. Бовчалюк С. Я. Модели, методы и средства информационной технологии параллельного логического управления объектами железнодорожной автоматики: дис. ... канд. техн. наук: 05.13.06 / Бовчалюк Станіслав Ярославович. – Харьков, 2008. – 203 с.
5. Бовчалюк С. Я. Совершенствование математической модели и архитектуры логических управляющих автоматов параллельного действия / С. Я. Бовчалюк, И. А. Фурман // Інформаційно-керуючі системи на залізничному транспорті. – 2006. – №3(59). – С. 72–76.
6. Бовчалюк С. Я. Вдосконалення алгоритму функціонування програмованого логічного контролера паралельної дії / С. Я. Бовчалюк, І. О. Фурман // Інформаційно-керуючі системи на залізничному транспорті. – 2007. – №2 (64). – С. 38–42.
7. Бовчалюк С. Я. Безпечний ПЛІС-контролер паралельної дії, як інтелектуальне ядро Smart Grid / С. Я. Бовчалюк, С. О. Тимчук, І. О. Фурман [та ін.] // Проблеми енергозабезпечення та енергозбереження в АПК України: Вісник ХНТУСГ імені Петра Василенка, вип. 187. – Харків, 2017. – С. 51–53.
8. Stanislav Bovchaliuk. The Architecture of Fuzzy Logic Automat of Parallel Action for the Intelligent Smart Grid Networks / S. Bovchaliuk, S. Tymchuk, S. Shendryk, V. Shendryk // New Technologies, Development and Application III. NT 2020. Lecture Notes in Networks and Systems, vol. 128. Springer, – 2020. – P. 462–468.
9. Фурман И. А. Перспективы развития структуры и технологии применения параллельных логических контроллеров / И. А. Фурман // Электротехника. – 1990. - №4. – С. 98–100.
10. Бовчалюк С. Я. HDL-модель програмованого логічного керуючого автомата паралельної дії / С. Я. Бовчалюк, І. О. Фурман // Радіоелектронні і комп'ютерні системи. – 2007. – №6 (25). – С. 202–205.
11. Бовчалюк С. Я. Технічна реалізація промислового зразка ПЛІС-контролера паралельної дії / С. Я. Бовчалюк, І. А. Фурман, М. С. Деренко [та ін.] // Вісник ХНТУСГ імені Петра Василенка, вип. 87. – Харків, 2009. – С. 126–127.
12. Фурман И. А. Технологическое визуальное программирование – новое средство автоматизации разработки программного обеспечения ПЛК / И. А. Фурман, С. А. Колесников // ИКСЗТ. – 2003. – № 4. – С. 46–48.
13. Бовчалюк С. Я. Концепція реалізації програмних засобів інформаційної технології паралельного логічного керування / С. Я. Бовчалюк // Проблеми енергозабезпечення та енергозбереження в АПК України: Вісник ХНТУСГ імені Петра Василенка, вип. 102 – Харків, 2010. – С. 83–84.
14. Development and study of technological visual programming of logic control problems / Ilya Furman, Stanislav Bovchaliuk, Alexander Allashev, Aleksey Piskarev // Eastern-European Journal of Enterprise technologies, – 2017. – № 6/2 (90). – P. 23–31.
15. Бовчалюк С. Я. Перспективи побудови інтелектуальних мереж SMART GRID базі ПЛІС-технологій / С. Я. Бовчалюк, С. О. Тимчук, О. М. Піскарьов [та ін.] // Вісник Вінницького політехнічного інституту. – 2017. – №5 (134). – С. 80–85.
16. Бовчалюк С. Я. Концепція побудови автомата паралельної дії із нечіткою логікою для формування інтелектуального ядра SMART GRID / С. Я. Бовчалюк, С. О. Тимчук // Енергетика та комп'ютерно-інтегровані технології в АПК. – 2017. – № 1(6). – С. 76–79.
17. Акушский, И. Я., Юдицкий Д. И. Машинная арифметики в остаточных классах: М., Радио и связь, 1968. 444 с.
18. Краснобаев В. А. Основні властивості непозиційної системи числення у класі лишків і їх вплив на структуру та принципи реалізації арифметичних операцій комп'ютерної системи / В. А. Краснобаев, С. О. Кошман, В. М. Курчанов [та ін.] // Системи управління, навігації та зв'язку, 2019. – Вип. 2(54) – С. 114–118.
19. Фурман И. А., Малиновский М. Л., Краснобаев В. А., Бовчалюк С. Я., Кошман С. А. Концепция, методы и средства моделирования на ПЛИС контроллеров и процессоров с параллельной архитектурой / И. А. Фурман, В. А. Краснобаев, С. Я. Бовчалюк [та ін.] // Автомобильный транспорт, вып. 16. – Харьков, 2005. С. 338–341.
20. Жихарев В.Я. Методы и алгоритмы реализации арифметических операций в классе вычетов / В.Я. Жихарев, Юнес Эль Хандасси, В.А. Краснобаев // Открытые информационные технологии и компьютерные интегрированные технологии. – Х.: НАКУ (ХАИ). – 2003. Вып. 20. – С. 84–101.
21. Жихарев В.Я. Влияние системы счисления на надёжность ЭВМ. / В.Я. Жихарев, Я.В. Илюшко, В.А. Краснобаев // Радіоелектронні і комп'ютерні системи. – 2004. - №1(5). С. 98–104.

Received (Надійшла) 15.01.2023

Accepted for publication (Прийнята до друку) 01.03.2023

### Determination of the development directions of control devices with parallel architecture based on FPGA

Stanislav Bovchaliuk, Oleksiy Piskarov, Stanislav Radchenko, Danyl Slabukho

**Abstract. Topicality.** Currently, the use of control devices and structures with parallel architecture to create control systems for responsible processes is not a rare phenomenon. At the same time, they are practically not used to create control systems for ordinary industrial objects and processes. Thus, the improvement of control devices with parallel architecture to improve their characteristics, which will allow them to be more widely used in the creation of control systems for ordinary (industrial, or even household) objects, is an urgent task. **The goal of this work** is the formation of requirements and directions for the improvement of control structures with parallel architecture, for the creation of modern PLC of parallel action based on FPGA, with extended functionality. **The subject** of research is the direction of development of control devices of parallel operation based on FPGA. As a **result** of the research carried out by the authors, the shortcomings of control devices with a parallel architecture were determined, which prevent their wide application for the construction of control systems of industrial facilities. Two main directions of development and improvement PLC of parallel action based on FPGA have been identified. **Conclusions.** Two main directions of development and improvement of parallel-action PLC based on FPGA have been identified, which are as follows: improvement of the internal structure of the parallel-action FPGA controller for the implementation of internal user-programmable timers and counters; construction and introduction to the structure of the FPGA controller of parallel action of the internal special processor in the RNS, for the implementation of arithmetic operations performed in one cycle of discrete automatic time.

**Keywords:** programmable logic controller of parallel action, FPGA controller, Residue Number System (RNS), technological visual programming (TVP).